

DIALOG(R)File 352:Derwent WPI

(c) 2003 Thomson Derwent. All rts. reserv.

012853892 **Image available**

WPI Acc No: 2000-025724/200003

XRAM Acc No: C00-006631

XRPX Acc No: N00-019338

Thin film transistor monolithically integrated with organic
light-emitting diode

Patent Assignee: LUCENT TECHNOLOGIES INC (LUCE)

Inventor: BAO Z; DODABALAPUR A; KATZ H E; RAJU V R; ROGERS J A

Number of Countries: 029 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 962984	A2	19991208	EP 99303861	A	19990518	200003 B
JP 2000029403	A	20000128	JP 99148990	A	19990528	200017
KR 99088592	A	19991227	KR 9919164	A	19990527	200059
US 6150668	A	20001121	US 9887201	A	19980529	200101
			US 99391729	A	19990908	
TW 410478	A	20001101	TW 99104690	A	19990325	200117

Priority Applications (No Type Date): US 9887201 A 19980529; US 99391729 A
19990908

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 962984	A2	E	9	H01L-027/15	

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT
LI LT LU LV MC MK NL PT RO SE SI

JP 2000029403	A	9	G09F-009/30
---------------	---	---	-------------

KR 99088592	A		H01L-029/786
-------------	---	--	--------------

US 6150668	A		H01L-033/00	Cont of application US 9887201
------------	---	--	-------------	--------------------------------

TW 410478	A		H01L-029/04
-----------	---	--	-------------

Abstract (Basic): EP 962984 A2

NOVELTY - A light-emitting diode (LED) monolithically integrated with at least one thin film transistor (TFT) comprises an organic light-emitting active layer(s) between anode (216) and cathode, the TFT comprising an organic semiconductor layer (230) between source and drain contacts (225, 226) all on a single substrate.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for a process for forming the device above comprising sequentially forming TFT gate contact and LED anode, dielectric layer, organic semiconductor layer, source and drain contacts, organic light-emitting material and cathode on a substrate.

USE - As organic LED-TFT combinations (claimed) for flat panel displays

ADVANTAGE - Layers are easily formed and flexible in design and device configuration; preparation is economical.

DESCRIPTION OF DRAWING(S) - A cross-section of the integrated device is shown.

Anode (216)

Source and drain (225,226)

Organic semiconductor layer (230)

pp; 9 DwgNo 2/3

Title Terms: THIN; FILM; TRANSISTOR; MONOLITHIC; INTEGRATE; ORGANIC; LIGHT;
EMIT; DIODE

Derwent Class: A85; L03; P85; U12; U13; U14

International Patent Class (Main): G09F-009/30; H01L-027/15; H01L-029/04;
H01L-029/786; H01L-033/00

International Patent Class (Additional): H05B-033/00; H05B-033/14;
H05B-033/26

File Segment: CPI; EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

06443833 **Image available**

ORGANIC LIGHT EMITTING DIODE AND MONOLITHICALLY INTEGRATED THIN-FILM TRANSISTORS

PUB. NO.: 2000-029403 [JP 2000029403 A]

PUBLISHED: January 28, 2000 (20000128)

INVENTOR(s): BAO ZHENAN

DODABALAPUR ANANTH

KATZ HOWARD EDAN

RAJU VENKATARAM REDDY

ROGERS JOHN A

APPLICANT(s): LUCENT TECHNOL INC

APPL. NO.: 11-148990 [JP 99148990]

FILED: May 28, 1999 (19990528)

PRIORITY: 87201 [US 9887201], US (United States of America), May 29, 1998 (19980529)

INTL CLASS: G09F-009/30; H01L-029/786; H05B-033/14; H05B-033/26

ABSTRACT

PROBLEM TO BE SOLVED: To obtain an economical and good efficient device by monolithically integrating thin-film transistors(TFTs) with light emitting diodes(LEDs) and forming active layers of the LEDs and the semiconductor layers of the TFTs of org. materials.

SOLUTION: The monolithically integrated org. TFTs and org. LEDs 200 are formed by first depositing a conductive layer on transparent substrate 205. The layer acts both as the gate 215 of the electric field effect (TFT) (FET) 201 and the anode 216 of the LED 202. Next, a dielectric layer 220 of the FET 201 is formed. After the conductive layer and dielectric layer 220 are formed on the substrate 205, the source electrode 225 and drain electrode 226 of the FET 201 or the semiconductor material 230 of the FET is deposited. Since the semiconductor material 230 is not used as a hole transfer body, the layer of a hole transfer body 235 is formed in order to obtain necessary characteristics. An electron transfer body/emitter layer 240 is deposited on the hole transfer body 235 and in succession, a cathode 245 is deposited to complete the LED 202.

COPYRIGHT: (C)2000, JPO

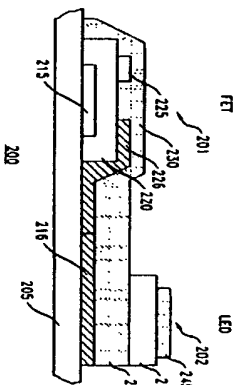
(51) Int. Cl. ⁷	識別記号	F I	チーフ (参考)
G09F 9/30	338	G09F 9/30	338
H01L 29/786		H05B 33/14	A
H05B 33/14		33/26	2
33/26		H01L 29/78	613 2

審査請求 未請求 請求項の数4 OL (全0頁)

(21) 出願番号	特願平11-148990	(71) 出願人	\$96092688 ルーセント テクノロジーズ インコーポレーテッド アメリカ合衆国 07974-0636 ニュージャージーイ、マレイ ヒル、マウンテン アヴェニュー 600 セナン パオ アメリカ合衆国 07060 ニュージャージーイ、ノース ブレイクフォード、アバートメント ジェーゼー8、ロック アヴェニュー 1275 (74) 代理人 100064447 弁理士 岡部 正夫 (外11名)
(22) 出願日	平成11年5月28日 (1999.5.28)	(72) 発明者	足利頁に続く
(31) 優先権主張番号	09/087201		
(32) 優先日	平成10年5月29日 (1998.5.29)		
(33) 優先権主張国	米国 (US)		

(54) 発明の名称 有機発光ダイオードとモノリシックに集積化された薄膜トランジスタ

(57) 要約
【課題】 本発明は、有機発光ダイオードとモノリシックに集積化された薄膜トランジスタを提供する。
【解決手段】 1ないし複数の薄膜トランジスタが、発光ダイオードとモノリシックに集積化されたデバイスが、明らかにされている。薄膜トランジスタは、有機半導体層をもつ。デバイスは薄膜トランジスタと発光ダイオードの基板上への作製を集積化し、低価格作製技術を用いることにより、経済的に作製される。



【特許請求の範囲】

【請求項1】 発光ダイオードは陽極、陰極及び陽極と陰極にはさまれた発光材料から成る少くとも1つの能動層を含み、薄膜トランジスタはソースからドレインへ流れる電流が、半導体材料を置いてソースからドレインへ流れるように、ソース及びドレイン間に配置された半導体材料を含み、薄膜トランジスタ及び発光ダイオードが単一の一体となった基板上に形成され、薄膜トランジスタ及び発光ダイオードの能動層の少くとも1つの半導体材料は、有機材料である少くとも1個の薄膜トランジスタとモノリシックに集積化された発光ダイオードを含むデバイス。

【請求項2】 薄膜トランジスタは更に、基板上に形成されたゲートを含み、発光ダイオードの陽極及び陰極トランジスタのゲートは、材料の単一層である請求項1記載のデバイス。

【請求項3】 能動層は更に、電荷輸送材料の層を含む請求項2記載のデバイス。

【請求項4】 薄膜トランジスタの半導体材料と発光ダイオードの電荷輸送材料は同じ材料である請求項3記載のデバイス。

【請求項5】 電荷輸送材料は正孔輸送材料である請求項4記載のデバイス。

【請求項6】 電荷輸送材料及び半導体材料は、オリゴチオフェン、ベンタセン、 R は m が0ないし18の C_6H_4 、 $+1$ 又は $z+y=4$ ないし17、 y がゼロより大きく、 z が2より大きい C_6H_4 、 H_{11} 、 OC_6H_4 、 H_{11} であるD1-R-アゾントラジチオフェン、ビス-ベンゾチオフェン、フタロジエニル共役重合体及び部分正則ポリ (3-アルキルチオフェン) から成るグループから選択される請求項5記載のデバイス。

【請求項7】 ソース及びドレイン接触の少くとも1つは、陽極に電気的に接続されている請求項4記載のデバイス。

【請求項8】 基板は透明基板で、薄膜トランジスタのゲート及び発光ダイオードの陽極はインジウム・スズ酸化物である請求項7記載のデバイス。

【請求項9】 透明基板材料はガラス、ポリエスチル及びポリイミドから成るグループから選択される請求項8記載のデバイス。

【請求項10】 複数の薄膜トランジスタが、発光ダイオードとモノリシックに集積化される請求項9記載のデバイス。

【請求項11】 一体となった基板上に、薄膜トランジスタのゲート接触と発光ダイオードの陽極を形成する工程；ゲート接触上に誘電体材料の層を形成する工程；誘電体材料の層上に、有機半導体材料の層を形成する工程；誘電体材料の層上に有機半導体材料の層を形成する前又は形成した後、薄膜トランジスタのソース接触及びドレイン接触を形成し、ソース接触及びドレイン接触

の1つは、陽極に電気的に接続される工程；発光ダイオードの陽極上に、有機発光材料の層を形成する工程；及び有機発光材料上に、陰極を形成する工程を含むモノリシックに集積化された薄膜トランジスタ及び発光ダイオードを作製するプロセス。

【請求項12】 ゲート接触及び陽極は導電性材料の単一の層から形成される請求項11記載のプロセス。

【請求項13】 発光材料の層上に形成する前に、陽極上に正孔輸送材料の層を形成することを含む請求項12記載のプロセス。

【請求項14】 薄膜トランジスタの有機半導体材料及び発光ダイオードの正孔輸送材料は、同じp形半導体材料である請求項13記載のプロセス。

【請求項15】 p形半導体材料は、オリゴチオフェン、ベンタセン、 R は m が0ないし18の C_6H_4 、 H_{11} 、又は $z+y=4$ ないし17、 y がゼロより大きく、 z が2より大きい C_6H_4 、 H_{11} 、 OC_6H_4 、 H_{11} であるD1-R-アゾントラジチオフェン、ビス-ベンゾチオフェン、フタロジエニル共役重合体、部分正則ポリ (3-アルキルチオフェン) から成るグループから選択される請求項14記載のプロセス。

【請求項16】 誘電体材料の層は、薄膜トランジスタのゲート接触上に、誘電体材料の層を印刷することにより形成される請求項12記載のプロセス。

【請求項17】 半導体材料の層は、半導体材料の層を印刷することにより形成される請求項16記載のプロセス。

【請求項18】 半導体材料の層は、半導体材料の層をスピンコートすることにより形成される請求項16記載のプロセス。

【請求項19】 半導体材料の層は、液相で加工可能な共役オリゴフェンはポリマをスプレーすることにより形成される請求項16記載のプロセス。

【請求項20】 ソース接触及びドレイン接触は、ソース接触及びドレイン接触用の材料を、印刷することにより形成される請求項12記載のプロセス。

【請求項21】 能動層は印刷で形成される請求項12記載のプロセス。

【請求項22】 能動層は熱処理により形成される請求項12記載のプロセス。

【請求項23】 能動層はスピンコートで形成される請求項12記載のプロセス。

【請求項24】 誘電体層は下の導電材料の層中に、陽極又はゲート接触の少くとも1つを形成するためのエッチングマスクとして形成される請求項12記載のプロセス。

【発明の詳細な説明】
(0001)

【本発明の要旨】
【技術分野】 本発明はモノリシックに集積化された有機

発光デバイス及び有機ELトランジスタに係る。本発明はまた、そのデバイスの作製プロセスに係る。

[0002]

[発明の要約] 能動層として有機物層を有する発光ダイオード(LED)は、トラップバナルデバイスを用いて開発されてきた。有機物層を有するLEDは、そのようなデバイスに結晶基板に作製する必要がなく、そのようなデバイス製造工程が低く、デバイスが低電圧で動作し、有機物層は様々な色を放射するデバイスを可能にするため、魅力的である。従って、LEDはこれに比べて、軽く、柔軟性があり、低価格なトラップバナルデバイスを作製する上で、魅力的である。

[0003] 有機トランジスタ(TET)は、有機物層を有するLEDと同様に、トラップバナルデバイスを用いて開発されてきた。有機物層を有するLEDは、そのようなデバイスに結晶基板に作製する必要がなく、そのようなデバイス製造工程が低く、デバイスが低電圧で動作し、有機物層は様々な色を放射するデバイスを可能にするため、魅力的である。従って、LEDはこれに比べて、軽く、柔軟性があり、低価格なトラップバナルデバイスを作製する上で、魅力的である。

[0004] トラップバナルデバイスの作製プロセスは、有機物層を有するLEDと同様に、トラップバナルデバイスを用いて開発されてきた。有機物層を有するLEDは、そのようなデバイスに結晶基板に作製する必要がなく、そのようなデバイス製造工程が低く、デバイスが低電圧で動作し、有機物層は様々な色を放射するデバイスを可能にするため、魅力的である。従って、LEDはこれに比べて、軽く、柔軟性があり、低価格なトラップバナルデバイスを作製する上で、魅力的である。

[0005] トラップバナルデバイスの作製プロセスは、有機物層を有するLEDと同様に、トラップバナルデバイスを用いて開発されてきた。有機物層を有するLEDは、そのようなデバイスに結晶基板に作製する必要がなく、そのようなデバイス製造工程が低く、デバイスが低電圧で動作し、有機物層は様々な色を放射するデバイスを可能にするため、魅力的である。従って、LEDはこれに比べて、軽く、柔軟性があり、低価格なトラップバナルデバイスを作製する上で、魅力的である。

[0006] 有機物層を有するLEDを駆動するTFTが望ましいことについて、ハリス、エム(Harris, M.)らにより、"ポリシリコンTFT能動母体有

機ETLデバイス"、エス・ピー・アイ・アイ(SPIE)、第3057巻、277-286頁(1997)に述べられている。ハリス(Harris)らはガラス基板上に、有機LEDとポリシリコンTFTを形成することによって、ハリス(Harris)らにより述べられているTFT構造は、ガラス基板上に形成されたドーパント多結晶シリコンソース及びドレイン領域をもつ、ゲート誘電体材料の上に多結晶シリコンが形成された基板を、電圧を含む雰囲気中で、1000℃に加熱することにより形成された二酸化シリコンである。ゲートはまた、ドーパントされた多結晶シリコンである。二酸化シリコン層がTFTデバイス上に形成され、不活性層を有するソース及びドレイン領域までエッチングされ、アルミニウムで満たされた、接触窓を有する。不活性層の最上層上に形成されたゲートラインは、パターン形成されたアルミニウムである。不活性層化物物の別の層がアルミニウム上に形成され、画素接触のためその中にエッチングされた貫通孔を有する。パターン形成されたインジウム・スズ化合物(ITO)層を、不活性層上に形成する。能動有機材料を、ITO上に形成し、その上に最上部電極を形成する。

[0007] ハリス(Harris)らによって述べられているデバイスも、作製が難しい。具体的には、作製には高温プロセスと貫通孔を形成するために、多くのリソグラフィ及びエッチング工程、必要とする。[0008] 従って、簡単なプロセスを用いてLED及びTFTが形成されるモノリシックに集積化されたLEDとTFTが望ましい。

[0009] [本発明の要約] 本発明は有機トランジスタ(TFT)が、発光ダイオード(LED)とモノリシックに集積化されたデバイスに係る。LEDは有機物層と電極に形成された有機物層(すなわち、電子又は正孔の輸送がその中で起るが、電子/正孔再結晶がその中で起る材料)の層又は複数の層を有する。電極は導電性材料で、それは電子を能動層中に注入する。電極は導電性材料で、それは正孔を能動層中に注入する。TFT中では、半導体層中で電子又は正孔の輸送が起る。従って、TFTの半導体層も能動層とよばれる。本発明において、LEDの能動層及びTFTの半導体層の少なくとも一つは、有機材料である。

[0010] これらの有機材料の層は基板上に比較的容易に形成できるから、これらの材料はデバイス設計の点及びプロセスの観点の両方から、有利である。従って、これらの材料が集積デバイス中に用いられる時、多くの異なるデバイス形態が可能である。更に、そのようなデバイスを形成するに各層の異なるプロセス技術が使用でき、プロセス技術の選択に柔軟性が生じる。本発明はまた、経済的に効果的のよいそのようなデバイスの作製プロセスに係る。

[0011] もし、デバイスが光がLEDから基板を通して放射されるような形態なら、基板は透明でなければならぬ。ガラス基板又は透明なプラスチック基板が、適切と考えられる。もし、基板がポリエスチル又はポリイミド基板のような透明なプラスチック基板であると、そのような基板は低価格で、耐久性があり、柔軟で軽量であるため、有利である。もしデバイスがLEDが基板を通して光を放射しないような形態なら、シリコン、炭又は不透明プラスチック基板のような不透明基板が、適切と考えられる。

[0012] 発光が基板を通して行われるような本発明の実施例において、透明な基板上に直接形成されたLEDデバイスの電極も、透明である。適切な透明導電材料の例は、インジウム・スズ化合物(ITO)のような透明な導電性金属化合物である。有機TFTのゲート接触もまた、透明基板上に直接形成される。能動有機物を有するTFTのゲート接触に適した材料は、やはり当業者にはよく知られている。適切な材料の例には、金、アルミニウム及び白金のような真空蒸着金属が含まれる。ポリシリコン、ポリ(3,4-エチレンジオキシ)チオフェン)及びポリピロールのような可溶性導電性ポリマーも、適切と考えられる。銀インク及びグラファイトインクのような導電性材料を基本とするポリ混合物も、適切と考えられる。

[0013] LEDの透明電極が、透明基板上に直接形成されるデバイス形態において、もし有機TFTのゲート接触と有機LEDの電極が同じ材料で、両方が一回の堆積工程と一回のリソグラフィプロセス工程を用いて形成できるなら、有利である。従って、LED電極が透明な金属化合物である本発明の実施例において、もしゲート接触が同じ透明金属化合物なら有利である。

[0014] 絶縁材料の層が、ゲート接触上に形成される。有機TFTデバイスで用いるのに適した絶縁材料は、よく知られており、すべて適切と考えられる。適切な材料の例には、二酸化シリコン(SiO₂)及びシリコン窒化物(Si₃N₄)のような無機材料がある。ポリイミド及びポリ(メチルメタクリレート)のような可溶性材料も、適切と考えられる。適切な導電性材料の他の例には、ベンジジクロペンチ及び市販のスピンコートガラス材料のような光で規定できるポリ導電性材料が含まれる。プロセスの観点からは、絶縁層が可溶性ポリ導電性材料、光で規定可能な導電性材料又はスピンコートガラス材料のいずれかである。有利である。そのような材料は、これらの材料の層が、スピンコート工程、蒸着及び印刷(たとえばスクリーン印刷、インクジェット印刷、軟リソグラフィパターン形成及びスプレー)といった費用のかからないプロセス技術により、基板上に形成できるため有利である。軟リソグラフィについては、キーン・デイン(Klein, D.)ら、"微細加工、微細構造及び微細システム"、トビックス・イン・カレント

・ケミストリ(Topics in Current Chemistry)、第194巻、2-20頁(1998)に述べられており、この文献はここに参照文献として含まれている。

[0015] 有機TFTデバイスはソース及びドレイン接触をもつ。有機TFTデバイス用のソース及びドレインとして用いるのに適した材料は、よく知られており、すべて適切と考えられる。適切な材料の例は、上述の真空蒸着金属、可溶性導電性ポリマー及び導電性粒子を基本とするポリ混合物が含まれる。典型的な場合、ソース及びドレイン接触は、絶縁層上又は絶縁層上に形成された有機半導体材料の層上に、形成される。

[0016] 適当な電界効果移動度及び他の望ましい半導体特性を有する適当な有機半導体材料の例は、当業者にはよく知られている。そのような材料は、p型材料又はn型材料である。そのような材料の層を堆積させるのに、各種の技術が用いられる。たとえば、チオフェンオリゴマー、融合環部分を有するオリゴマー及び金属フタロシアニンのような共役オリゴマーの層は、真空蒸着により形成される。フタロシアニンフタロシアニン、ペリレンテトラカルボキシル・ジアンヒドライド及びそのイミド誘導体、C₆₀及びテトララジアンフタレート、6-キソジメタジエンのようなn型材料の層が、適切と考えられる。適切な有機半導体材料の他の例には、可溶性共役ポリマー、オリゴマー及び融合環分子がある。可溶性半導体材料は有利である。なぜなら、これらの材料の層は、スクリーン印刷、インクジェット印刷、軟リソグラフィパターン形成及びスプレー形成といった費用のかからないプロセス技術を用いて、形成できるからである。

[0017] LEDの電極上に、有機正孔輸送層が形成される。有機正孔輸送層は、当業者にはよく知られている。上述のp型有機半導体材料もまた、LED用の正孔輸送層として用いるのに適している。デバイスを作製するために必要な堆積の回数及びパターン形成工程の数を制限するため、正孔輸送層が半導体材料と同じ材料なら有利である。

[0018] 電子輸送/発光層が、有機正孔輸送層上に形成される。本発明の一実施例において、電子輸送層はアルミニウム8-ヒドロキシキノリン(A18)である。次に、電子輸送層上に、絶縁層が形成される。

[0019] 上述のデバイスはその性能だけでなく、材料の費用及びプロセスの費用の観点の両方から、経済的に製造できるため、有利である。この点に関しては、LEDの電極とTFTのゲート:TFTの半導体層とLEDの正孔輸送層)の層を、同時に堆積できるように選択するならば、有利である。この点で、可能な限り、LEDとTFTの両方を形成するために、同じ材料が用いられるならば有利である。最後に、もし材料をプロセスができるだけ単純で経済的に保たれるように選択するならば有利であ

る。この点に関して、両方のデバイスが、スクリーン印刷又はインクジェット印刷といった印刷技術により、基板上に堆積される材料を用いて形成されるなら有利である。

本発明はＴＦＴ及びＬＥＤが単一の基板にモノリシックに集成化されたデバイス及びこれらのデバイスを作製するプロセスに係る。ＴＦＴは基板上に形成されたソース、ゲート及びチャネル領域を有する。ＬＥＤは電極及び活性層間に含まれた発光材料の層又は複数の層を有する。当業者はＴＦＴ及びＬＥＤは各種の形態で形成され得ることを認識するであろう。ここで用いられるデバイス形態としてののは、デバイス部分（たとえばＴＦＴのソース、ドレイン；ＬＥＤの発光材料、電極及び活性層）の相互の配置である。本発明において、材料及びプロセスはＴＦＴ及びＬＥＤがモノリシックに集成化されたデバイスの作製について述べる。便宜上、材料及びプロセスは、具体的なデバイス形態に関して述べる。しかし、本発明は特定のＴＦＴ又はＬＥＤ形態には限られない。たとえば、ＴＦＴのソース及びドレイン接触は、絶縁性材料層又は半導体材料層上に形成でき、いずれの形態をもつＴＦＴデバイスも、適切に動作するのである。

【0021】図2を参照すると、本発明の一実施例において、モノリシックに形成された有機TFT電層を局所的に透明基板205上に堆積させる。プロセスを簡単にするために、この層は電界効果TFT (FET) 201とするために、この層は電界効果TFT (FET) 201のゲート215及びLED202の電極216の両方として働くため、有利である。この層はFETゲート215として働くため、抵抗(約 $10^4 \Omega \cdot \text{cm}^{-1}$)の材料で作られる。図はまた、LED202の電極層216として働くため、抵抗、高い光透過性及び比較的高い仕事関数をもつ。これらの条件を満たす材料の例は、ベンジラム・スエ酸化物(ITO)又は亜鉛酸化物(約 $1000 \Omega \cdot \text{cm}^{-1}$ より大きな値)に含まれる。

【0022】ゲート電極がLED金属とは異なる材料で作られた本発明の実施例において、金のような金属も、FETゲート215に適用していると考えられる。ポリアクリン、ポリ(3,4-エチレンジオキジチオフェン)及びポリピロールのような可溶性導電性ポリでも、適当と考えられる。銀インク及びグラファイトインクのような導電性粒子を基本とするポリマ凝合物も、適当と考えられる。

【0023】導電層をパターン形成することにより、FETゲート215及びIED領域216が規定される。パターン形成したとえば、材料を印刷しは蝕造することにより、行える。材料は導電層として働き、あるいはそれに変えられる。(たとえば、微細製造、導電性ガラスパターンに対する凸式パターン印刷、又はソル、ゲルブリーカー

サ。）導電層は均一に堆積された層の選択された領域を除去するため、エッチヤントを印刷するか、除去できるメスととも、エッチヤントを用いて、パターン形成される。別の実施例において、導電層はレジストを印刷する。層のある部分をエッチヤントから保護するパターン形成された材料が生じるように、その後パターン形成されるエネルギーで規定される材料で、基板を被覆することにより、パターン形成される。別の実施例において、パターン形成は湿式パターンを印刷するか、レジスト層を規定するために使用できる固着促進/抑制パターンを印刷することにより、行える。また、パターン形成は基板への金属の無電解堆積に対して、パターニング（たとえばニッケル又は銅堆積に対しては、パージウム触媒；金堆積に対しては、金コロイド）を印刷することによって行える。所望のパターン中に導電層を堆積させるプロセスが加わると、有利である。なぜなら、所望のパターンを得るために、層の一部を除去する必要性がなくなる。従って導電性材料が効率的く使えるからである。

【0024】材料のエッチング及び除去を必要とする陽極化プロセスを用いる代替プロセスを用いる利点がある。たとえば、感光性ポリイミドの薄い印刷された層は、レジスト層として使用できる。下の導電層をパターン形成するためにレジストマスクとしてポリイミド層を用いた後、マスクはFET201の誘電体層220として、基板上に残る。

【00025】次に、FET 2022の誘電体層220が形成される。この層において、FETゲートが電極から電気的に分離される。(約 1.0×10^{-4} F/cm²以上の容量、誘電体層220はFETの低電圧（すなわち4.0ボルト以下）動作を可能にするため十分薄く、導電層と化学的に隣立する。誘電体層220はそれがLED 2022の導電層2216を被覆しないように、パターン形成される。プロセスト及び誘電体が同じ材料である実施例において、パターン形成された誘電体の形成には、誘電体の一部を選択的に分離される。

的に除注し、FETゲート接合とLED層を露出させることを含む。別の方式では、誘電体層を印刷法を用いて、パターン形成された導電層上に形成化する。多くの印刷技術の場合、誘電体をパターン形成後固化できる液体（たとえば、ポリボリマ又は溶剤、懸濁又はスラリーの形）として加工すると有利である。多くの型の熱的又は光化学的に硬化可能なポリマが、誘電体層として、よく適している。ポリイミド及びポリ（メタクリルエーテル）は、そのような材料の例である。適切な誘電体材料の他の例には、光で規定できるポリマ誘電体及びガラス-フッソガラスが含まれる。

【0026】導電層及び誘電体層が基板上に形成された後、FET201のソース電極225及びドレイン電極226又は(図3で別の実施例とよぶ)FETの半導体

材料 2 の 3 0 を増強させる。図 2 は本発明の実施例を示し、この場合 F E T デバイスの半導体材料層が、F E T のソース及びドレイン電極が形成された後、形成される。図 3 は本発明の実施例を示し、この場合 F E T デバイスの半導体材料層は、F E T のソース及びドレイン電極が形成される前に、形成される。図 2 に描かれた形状は、接触がパターン形成し、接触形成後増強される半導体層に接触増強が影響を与えないため、有利である。しかし、図 3 中の形状は有利である。なぜなら、最上部接触により、電気的相互接続に良好な界面ができて、半導体と最上部接触間の界面は改善された電気的に相互接続のために、(もし必要なら) より容易に修正される。

【0027】電磁が基板上に印刷される本発明の実施例において、最初に半導体材料を堆積させるのが有利である。なぜなら、印刷された電磁はしばしば比較的用く電磁上に堆積させた能動材料を用いるFETで用く電磁に匹敵しない、電磁用の材料は、導電性が良く、誘電率と化学的に両立した（たとえば、それらは誘電体材料を必要としない）溶液中に存在する必要がある）、かつ印刷法にも用いるのに適する（たとえば、ある種の印刷技術場合、それらは溶液中で処理できる必要がある）必要がある動作を可能にするものである必要がある。ある種の実施例において、界面の特性は電磁と能動材料間のある望ましい特性を有する界面層を形成することにより改善される。これらの条件を満たす電磁の例には、懸濁液から堆積させた導電性炭素、溶液から堆積させたポリマー、導電性銀ペースト及び先に述べた材料が含まれる。

【0028】図2を参照すると、電極2.2.5及び2.2.2が形成された、半導体材料2.3を堆積させること、材料は必要ない特性をもつFETを生じる特性をもつ必要である。ほとんどの用途に於いて、 $10^4 \text{ cm}^2/\text{Vs}$ 以上の移動度及び10以上のオン/オフ比（及び 10^4 s/cm 以下の導電性）で十分である。半導体層2.3.0.0.1

ソース2.25とトリエチレン2.6電阻の間の狭い領域中のみ存在する必要があるが、LED2.0用の正孔材料として2.35としても働く半導体材料を選ぶことが可能である【0029】そのような材料の例には、以下のp形半導体材料が含まれる。オリゴチオエテン（すなわち、D-R- α -n-T、ここで、nは0でないし8、Tは2-チオエニル、Rはmが0でないし18のC₁H₂、C₂H₂、H₂、OC₂、H₂である、ここで、2+y₁=4でないし17で、yはゼロ以上、zは2以上の整数である）、ペンタセン：D1-R-アゾチオエテン（ここで、Rは先に述べた通り）、ビス-ペンチオチエテン及びチオジソペンチン共役体混合物、ここで、共役体は鎖、亜鎖、又は又は環、又は水素である、適当なジソチオエテン半導体については、ラウレンダス

(9)

“アノトラジチオフェンの合成、モノアリール及び
A. ジョイト (Laquindanum) のラジチオフェン、
B. ジョイト (Laquindanum) のラジチオフェン及び
界移動移動、” ジャーナル・アメリカン・ケミカル
ソサエティ (J. Am. Chem. Soc.) 第12
0巻、664-672頁 (1998) に述べられてい
る。この文献は参照文献として、ここに含まれてい
る。適当なベンゾジチオフェンについては、ラウインダ
(Laquindanum) により、“半導体ビル
インダロックとしてのベンゾジチオフェン”、ア
バンス・マテリアル (Adv. Mater.) 第9
(1) 巻、36-39頁 (1997) に述べられてい
る。この文献は参照文献として、ここに含まれる。

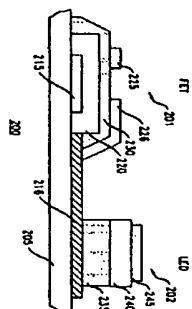
【0030】そのような材料は、真空蒸着を用いて堆積

させる。D-I-R- α -n-T、ここでnは4ないし8、Rはmが4ないし6のC₆H₄、H₁₂...及びD-I-R- α -n-Tラジチオフェン（ここでRはC₆H₁₁）のような芳香族の上述の材料は、クロロベンゼン及び、2, 4-アトートクロロベンゼンのような芳香族酸を含むある種の溶剤中で、有限の溶解度をもつ。従つて、これらの材料は、ドン被覆、製造及び印刷により、基板上に堆積できるとこれらの半導体材料を有するFET及びそのようなデバイス作製については、カッパ、エタチ（KAlEt₄H）ならび、「延申中トキキヤロ酸 α 、 α -ジアルルチオフェンジオキサの合成、溶解度及び電界効果移動度、酸性中間生成物合成戦略の監視及びトランジスタ基板上への堆積」、ケミカル・テクノロジー（Chem. Technol.）、第10巻、第2号、633-638頁（1998）に述べられている。これらの化合物は他の用途としてここに含まれる。これらの化合物は他の用途よりオン導電率及び高い移動度を有する薄膜に堆積できるとそれによつてより高いオン/オフ比をもつ薄膜が生成する。

【0031】図2に示されるように、この実施例にお

る半導体材料は、FET201領域及びLED202領域の両方の上に均一に堆積され、パターニング形成は必要である。もし、図3の半導体材料230をバキューム形成したものであるなら、(半導体材料230中に、溶解することが好ましい、アルキル群が約2ないし約100の炭素原子であるイ、3-アルキルチオエーゼン)は、これらの要件を満たす材料である。そのようなFET201パズについては、オ、セツト (B,a,Z) により、"高い移動度"を有する有機電界効果トランジスタ用の可溶加工が可能部分正則ポリ(3-ヘキシルチオエーゼン)、"アラブ・フ・アジツクス・レターズ (A,B,D,L, Phys. J. J. el. J.)、第69巻、第26号、4108-4111頁(1996)に述べられている。この文獻は参照文献として、ここに含まれる、このポリでは、それが理想した薄膜、従ってデバイス間の均一性を生じするため、有である。

[図 3]



フロントページの続き

(12) 発明者

アナンズ トダハラ

アメリカ合衆国 07946 ニュージャージー

イ、ミントン、ヒルトツ ロード 62

(12) 発明者

ハワード イーダン カツ

アメリカ合衆国 07901 ニュージャージー

イ、サミット、バトラー パークウェイ

135

(12) 発明者

ヴェンカタラム レディ ラジュ

アメリカ合衆国 07974 ニュージャージー

イ、ニュープロヴィデンス、プリンスストン

ドライブ 49

(12) 発明者

ジョン エー、ロジャース

アメリカ合衆国 07974 ニュージャージー

イ、ニュープロヴィデンス、アバートメン

ト 1 シー、スプリングフィールド アヴ

エニュー 1200